

Données Techno: $V_{DD} = 5\text{ V}$, $L_{\min} = 1\ \mu\text{m}$;

nMOS: $k_{p,n} = 100\ \mu\text{A/V}^2$; $V_{Tn} = 0.8\text{ V}$; $U_{a,N} = 10\text{ V}/\mu\text{m}$

pMOS: $k_{p,p} = 30\ \mu\text{A/V}^2$; $V_{Tp} = 0.9\text{ V}$; $U_{a,P} = 10\text{ V}/\mu\text{m}$

Exercice N 1 :

Soit le montage différentiel suivant.

Données :

$(W/L)_{1,2} = 80\ \mu\text{m}/2\ \mu\text{m}$, les transistors sont polarisés pour être en saturation et en forte inversion.

Les sources de courants sont considérées idéales et les résistances de sortie r_o de tous les transistors infinies.

1. Calculer le gain différentiel $A_D = v_{od}/v_{id} = (v_{o1} - v_{o2}) / (v_{i1} - v_{i2})$ et donner l'intérêt d'un tel montage.
2. Calculer le gain mode commun $A_C = v_{o1}/v_{ic}$ (quand $v_{i1} = v_{i2} = v_{ic}$) et le taux de réjection du mode commun $\text{CMRR} = |A_D/A_C|$.
3. Recalculer A_D , A_C et CMRR , avec des sources de courant réelles ($1/g_s = 1\text{M}\Omega$).
4. Proposer et dimensionner les sources de courant, réalisées en MOS, satisfaisant à la condition : $1/g_s \geq 1\text{M}\Omega$.

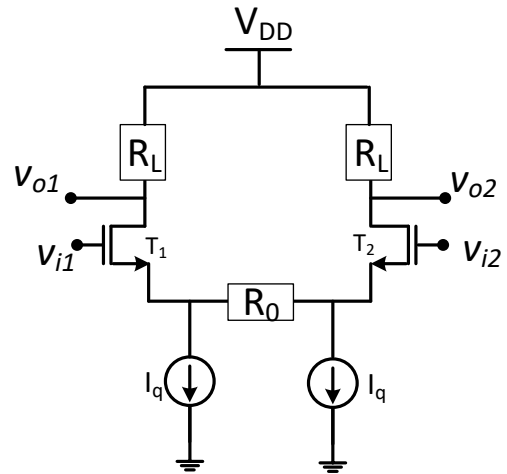


Fig. 1 Paire différentielle dégénérée en MOS
Valeurs numériques:

$V_{DD} = 5\text{ V}$ $R_0 = 5\text{ k}\Omega$
 $R_L = 60\text{ k}\Omega$ $I_q = 40\ \mu\text{A}$

Exercice N2 :

1. Exprimer le gain différentiel des amplificateurs ci-dessous en fonction des éléments du circuit (c.à.d. I_{ref} , V_{DD} , R_0 , $(W/L)_n$ et $(W/L)_p$). On tiendra compte des résistances de sortie r_{on} et r_{op} des transistors nMOS et pMOS.
2. Calculer $V_{o,max}$ et $V_{o,min}$. La tension DC à l'entrée des amplificateurs est $V_{DD}/2$ (l'amplitude du signal d'entrée est petite et son effet sur la dynamique de sortie négligeable).

